

DIALOG(R) File 347:JAPIO
(c) 2002 JPO & JAPIO. All rts. reserv.

01237909 **Image available**
FEEDBACK SYSTEM

PUB. NO.: 58 -175309 [JP 58175309 A]
PUBLISHED: October 14, 1983 (19831014)
INVENTOR(s): TAGATA GENICHI
APPLICANT(s): NIPPON GAKKI SEIZO KK [000407] (A Japanese Company or
 Corporation), JP (Japan)
APPL. NO.: 57-058459 [JP 8258459]
FILED: April 08, 1982 (19820408)
INTL CLASS: [3] H03F-001/32
JAPIO CLASS: 42.4 (ELECTRONICS -- Basic Circuits)
JOURNAL: Section: E, Section No. 221, Vol. 08, No. 8, Pg. 148, January
 13, 1984 (19840113)

ABSTRACT

PURPOSE: To eliminate the distortion generated to the load of a speaker, etc., by feeding back negatively a distortion signal after detecting the generation of the distortion.

CONSTITUTION: A feedback signal is added to the signal supplied to a terminal 2 by an adder 6a, and this signal added with the feedback signal is amplified by an amplifier 7 of a gain $A(\text{sub } 1)$ and an amplifier 8 to be supplied to a load 4. An end of the load 4 is earthed by a resistance 9. The current flowing to the load 4 is detected as the terminal voltage of the resistance 9. This voltage is supplied to an inverted input terminal of an operational amplifier 11 via a feedback line 10. While the output of the amplifier 7 is supplied to a noninverted input terminal of the amplifier 11 via a feedback line 12. A difference between both input terminals, i.e. the distorted voltage generated at the load 4 is produced at the output of the amplifier 11. This distorted voltage is supplied to the adder 6a. As a result, an effect of the distortion generated at the load 4 can be eliminated.

⑬ 日本国特許庁 (JP)

⑭ 特許出願公開

⑫ 公開特許公報 (A)

昭58—175309

⑮ Int. Cl.³
H 03 F 1/32

識別記号

庁内整理番号
6932—5 J

⑯ 公開 昭和58年(1983)10月14日

発明の数 1
審査請求 未請求

(全 6 頁)

⑰ 帰還方式

浜松市中沢町10番1号日本楽器
製造株式会社内

⑱ 特 願 昭57—58459

⑲ 出 願 人 日本楽器製造株式会社

⑳ 出 願 昭57(1982)4月8日

浜松市中沢町10番1号

㉑ 発 明 者 田形源一

㉒ 代 理 人 弁理士 志賀正武

明 細 書

1. 発明の名称

帰還方式

2. 特許請求の範囲

利得 A を有する信号路により入力信号を一旦増幅した後に増幅器により再び増幅して負荷に供給する一方、この負荷と基準電位点との間に介挿された検出抵抗により前記負荷に流れる電流を検出すると共に所定の利得で増幅して前記信号路の入力側に帰還し、かつ前記信号路の出力を利得 $1/\Delta$ で増幅して前記信号路の入力側に帰還することを特徴とする帰還方式。

3. 発明の詳細な説明

この発明はスピーカ等の非線形負荷において発生する歪を除去する増幅回路の帰還方式に係り、特に信号増幅系の利得が無限大でなくとも歪を完全に除去することが出来る帰還方式に関する。

スピーカ等の非線形負荷を駆動する増幅回路の1つとして、回路に負帰還を施し非線形負荷で発

生する歪を取り除くようにしたものが知られている。第1図はこのような増幅回路の一例を示すブロック図である。この図において、増幅器1は信号入力端子2を介して供給された入力信号を増幅するものであり、この増幅器1の出力は信号出力端子3を介して非線形特性を有する負荷4に供給される。ここで、負荷4は歪を生じない理想的な負荷特性を有する負荷部4aと、この負荷4において発生する歪電圧を信号系路に加算するための仮想的な加算器4bとで等価的に表わされている。また前記増幅器1の出力の一部は帰還路5および加算器6によつて同増幅器1の入力側に負帰還されるようになっている。したがつて信号入力端子2に印加される入力信号の電圧を V_1 、信号出力端子3に得られる出力信号の電圧を V_0 とすれば、この増幅回路の電圧利得 G_v は、

$$G_v = \frac{V_0}{V_1} = \frac{A}{1 + \Delta \beta}$$

となる。ただし、 A は増幅器1の利得であり、 β は帰還路5の利得(帰還量)である。この(1)式

からわかるように増幅器1の増利得を無限大にすれば、電圧利得 G_v を増量 β だけで決まる一定の値にすることができる。しかしながら、現実には増幅器1の増利得 A を無限大にすることはできないので、出力信号の電圧 V_o を入力信号の電圧 V_i にだけ依存させることはできない。すなわち、このような増幅回路では、信号系路で歪が発生した場合に増量 β の増量 β に応じて歪成分が相対的に少なくなるのみで、これを完全になくすることはできず、負荷4を入力信号の電圧 V_i のみに応じて駆動するような定電圧駆動することはできない。言い換えれば、負荷4側から見た出力インピーダンスは有限のものとなり、これを完全に零にすることはできない。

この発明は上記の点に鑑み、信号系の増利得を無限大にすることなく歪を略完全に除去することができる増量方式を提供するもので、利得 A を有する信号系路により入力信号を一旦増幅した後増幅器により再び増幅して負荷に供給する一方、この負荷と接地点との間に介挿された検出抵抗 R

-1に供給される。負荷4は非線形歪を発生しない理想的な負荷部4a(値 Z_L)とこの負荷4で発生する非線形歪電圧 D_2 を信号系路に加算する仮想的な加算部4bとで等価的に表わされるものであり、同負荷4の他方の端子4-2は抵抗9(値 R)を介して接地されている。この抵抗9は負荷4に流れる電流(負荷電流)を検出するため設けられたものであり、同抵抗9と負荷4との接続点に得られた信号は第1の増幅器10(利得 b)に供給され、同増幅器10の出力は演算増幅器11の反転入力端子に供給される。一方、前記第1の増幅器7の出力は第2の増幅器12にも供給され、この増幅器12により利得 a で増幅されて演算増幅器11の非反転入力端子に供給される。演算増幅器11は非反転入力端子に供給された信号と反転入力端子に供給された信号との差をとり、これを利得 k で増幅するものであり、同演算増幅器11の出力は前記加算部4aの第2入力端子4a-2に供給される。ここでこの演算増幅器11の利得 k と前記第1の増幅器7の利得 A_1 と

り前記負荷に流れる電流を検出すると共に所定の利得で増幅して前記信号系路の入力側に増量し、かつ前記信号系路の出力を利得 $1/A$ で増幅して前記信号系路の入力側に増量することを特徴としている。

以下、この発明の一実施例を図面に示したがつて説明する。第2図はこの発明による増量方式を採用した増幅回路の第1の実施例を示すブロック図である。この図において、信号入力端子2に供給された入力信号は加算器6aの第1入力端子6a-1に供給される。加算器6aは第1入力端子6a-1に供給された信号と第2入力端子6a-2に供給された信号とを加算するものであり、同加算器6aの出力は第1の増幅器7に供給される。この増幅器7は利得 A_1 を有するものであり、同増幅器7の出力は第2の増幅器8に供給される。第2の増幅器8は歪を発生しない理想的な増幅器8aとこの第2の増幅器8で発生する歪電圧 D_1 を信号系路に加算する仮想的な加算部8bとで等価的に表わされるものであり、同増幅器8の出力は信号出力端子3を介して負荷4の一方の端子4

と前記第2の増幅器12の利得 a とは「 $A_1 \cdot a \cdot k = 1$ 」なる関係を満たすように設定されている。

次に、以上の構成になる回路の動作を数式を用いて説明する。まず信号入力端子2に印加される入力信号の電圧を e_1 とし、演算増幅器11の出力信号の電圧を e_7 とすれば、加算器6aから出力される信号の電圧 e_2 は、

$$e_2 = e_1 + e_7 \quad \text{----- (1)}$$

となる。また第1の増幅器7の出力信号の電圧を e_3 とすれば、この電圧 e_3 は、

$$e_3 = A_1 \cdot e_2 \quad \text{----- (2)}$$

となり、さらに第2の増幅器8で発生する歪電圧を D_1 とすれば、信号出力端子3に得られる信号の電圧 e_0 は、

$$e_0 = A_2 \cdot e_3 + D_1 \quad \text{----- (3)}$$

となる。また増幅器12は増幅器7の出力を利得 a で増幅することから、この増幅器12が出力する信号の電圧 e_4 は、

$$e_4 = a \cdot e_3 \quad \text{----- (4)}$$

となる。一方、負荷4が駆動された時に、同負荷

4で発生する歪電圧(非線形成分)を D_2 とすれば、この負荷4と抵抗9との接続点に得られる信号の電圧 e_5 は、

$$e_5 = n(e_0 - D_2) \quad (5)$$

となる。ただし、 n は $R/(Z_L + R)$ である。そして増幅路10は利得 b を有することから、同増幅路10から出力される信号の電圧 e_6 は、

$$e_6 = b \cdot e_5 \quad (6)$$

となる。したがって、演算増幅器11から出力される信号の電圧 e_7 は、

$$e_7 = k(e_4 - e_6) \quad (7)$$

となる。ここで前記(3)式を(4)式に代入して電圧 e_3 を消去すれば、

$$e_4 = a \cdot \frac{e_0 - D_1}{A_2} \quad (8)$$

が得られ、また前記(5)式を(6)式に代入して電圧 e_6 を消去すれば、

$$e_6 = b \cdot n(e_0 - D_2) \quad (9)$$

が得られる。ここでこの(8)式と(9)式とを(7)式に代入すれば、

が得られる。ここで演算増幅器11と第1の増幅器7と第2の増幅路12の各利得 k, A_1, a は $A_1 \cdot a \cdot k = 1$ となつてゐることから $a \cdot k = \frac{1}{A_1}$ をこの(10)式に代入すれば

$$e_0 = \frac{1}{b \cdot n \cdot k} e_1 + D_2 \quad (10)$$

となる。この(10)式からわかるように、負荷4に印加される出力信号の電圧 e_0 は入力信号の電圧 e_1 に応じた電圧成分 $\frac{1}{b \cdot n \cdot k} e_1$ に負荷4で発生する歪電圧 D_2 を加算したものととなる。またここで、この(10)式を(5)式に代入して電圧 e_0 を消去すれば、

$$e_5 = \frac{1}{b \cdot k} e_1 \quad (11)$$

となる。この(11)式からわかるように、抵抗9の両端間に発生する電圧 e_5 は負荷4で発生する歪電圧 D_2 を含まず、したがって同抵抗9に流れる電流 $\frac{1}{b \cdot k} \cdot \frac{1}{R} \cdot e_1$ も歪電圧 D_2 に無関係で、かつ入力信号の電圧 e_1 のみに応じたものととなる。そしてこの抵抗9と負荷4とは直列に接続されていることから負荷4にも当然、この電流値 $\frac{1}{b \cdot k}$

$$e_7 = k \cdot \left(\frac{a(e_0 - D_1)}{A_2} - b \cdot n(e_0 - D_2) \right) \quad (12)$$

となる。他方、前記(2)式を(8)式に代入して電圧 e_3 を消去すれば、

$$e_0 = A_1 \cdot A_2 \cdot e_3 + D_1 \quad (13)$$

となり、この(13)式を前記(11)式に代入すれば

$$e_0 = A_1 \cdot A_2(e_1 + e_7) + D_1 \quad (14)$$

となる。そしてこの(14)式を電圧 e_7 について整理すれば、

$$e_7 = \frac{e_0 - D_1}{A_1 \cdot A_2} - e_1 \quad (15)$$

となる。この(15)式と(12)式とから電圧 e_7 を消去すれば、

$$\frac{e_0 - D_1}{A_1 \cdot A_2} - e_1 = k \left(\frac{a(e_0 - D_1)}{A_2} - b \cdot n(e_0 - D_2) \right) \quad (16)$$

が求められ、この(16)式を整理すれば

$$\left(\frac{1}{A_2} \left(a \cdot k - \frac{1}{A_1} \right) - b \cdot n \cdot k \right) e_0 + \frac{1}{A_2} \left(\frac{1}{A_1} - a \cdot k \right) D_1 + b \cdot n \cdot k \cdot D_2 + e_1 = 0 \quad (17)$$

$\frac{1}{R} \cdot e_1$ と同一の電流が流れる。すなわち、負荷4で歪が発生した場合でも負荷4にはこの歪の影響を受けない電流が流れ、負荷4は定電流駆動される(入力信号の電圧 e_1 のみに応じた電流によつて駆動される)。そしてこの場合、従来の増幅方式による増幅回路が無限大の利得を有する増幅器を必要にしたのに対して、この発明による増幅方式を適用した増幅回路においては $A_1 \cdot a \cdot k = 1$ が定電流駆動の条件となつてゐる。すなわち、この増幅方式によれば無限大の利得を有する増幅器を必要とすることなく、歪電圧 D_1, D_2 のような、信号系路で発生する歪を殆ど完全に除去することができる。

第3図はこの発明による増幅方式を適用した増幅回路の第2の実施例を示すブロック図であり、この図に示す増幅回路は第1の実施例に示す増幅回路と同様に負荷の定電流駆動を行い得ると共に、負荷の定電圧駆動をも行ない得るようにしたものである。この図において第2図の回路と同等の部分には同一の符号を付してある。ここで、13は

利得 d を有する第 3 の増幅器であり、この増幅器 13 は信号出力端子 3 に得られた出力信号を利得 d で増幅して演算増幅器 14 の反転入力端子に供給する。また 15 は利得 e を有する第 4 の増幅器であり、この増幅器 15 は第 1 の増幅器 7 の出力を利得 e で増幅して演算増幅器 14 の非反転入力端子に供給する。演算増幅器 14 は非反転入力端子に供給された信号と反転入力端子に供給された信号との差をとり、これを利得 k_2 で増幅するものであり、同演算増幅器 14 の出力は第 1 の増幅器 7 にかかる加算器 7c の第 2 入力端子 7-2 に供給される。この第 1 の増幅器 7 は、利得 A_{1a} を有する第 1 の増幅器 7a と利得 A_{1b} を有する第 2 の増幅器 7b と、加算器 7c とから構成されており、この増幅器 7 に入力された信号は増幅器 7a で一旦増幅された後、加算器 7c において演算増幅器 14 を介して供給された増幅信号が加算され、さらに増幅器 7b で増幅されて出力される。ここで、前記演算増幅器 14 の利得 k_2 と第 2 の増幅器 7b の利得 A_{1b} と第 4 の増幅器 15 の利得 e と

となる。またここで演算増幅器 14 の出力信号の電圧を e_{14} とすれば、加算器 7c から出力される信号の電圧 e_{12} は、

$$e_{12} = e_{11} + e_{14} \quad (19)$$

となり、またここで第 2 の増幅器 7b から出力される信号の電圧を e_{13} とすれば、

$$e_{13} = A_{1b} \cdot e_{12} \quad (20)$$

となる。さらに、第 2 の増幅器 8 で発生する電圧を D_{1a} とすれば、信号出力端子 3 に得られる出力信号の電圧 e_{0a} は、

$$e_{0a} = A_2 e_{13} + D_{1a} \quad (21)$$

となる。また増幅器 15 は増幅器 7b の出力を利得 e で増幅することから、この増幅器 15 が出力する信号の電圧 e_{14} は、

$$e_{14} = e \cdot e_{13} \quad (22)$$

となり、また増幅器 13 は信号出力端子 3 に得られる信号を利得 d で増幅することから、この増幅器 13 が出力する信号の電圧 e_{15} は、

$$e_{15} = d \cdot e_{0a} \quad (23)$$

となる。したがって、演算増幅器 14 から出力さ

は $A_{1b} \cdot e \cdot k_2 = 1$ なる関係を満たすように設定されており、これら演算増幅器 14、第 4 の増幅器 15 および第 3 の増幅器 13 により、負荷 4 を定電圧駆動するための増幅器が構成されている。またここでは、演算増幅器 11 の利得 k_1 と、第 1、第 2 の増幅器 7a、7b の各利得、 A_{1a} 、 A_{1b} と、第 2 の増幅器 12 の利得 a とは、 $A_{1a} \cdot A_{1b} \cdot a \cdot k_1 = 1$ なる関係を満たすように設定されており、これら演算増幅器 11、第 2 の増幅器 12 および第 1 の増幅器 10 により、負荷 4 を定電流駆動するための増幅器が構成されている。

次に、以上の構成になる第 2 実施例の動作を定電圧動作と定電流動作とに分けて説明する。まず定電圧動作については第 3 図に示す回路は、第 4 図に示す回路に等価的に置換えることができる。

以下、定電圧動作をこの第 4 図にしたがつて説明する。まず、信号入力端子 2 に印加される入力信号の電圧を e_{1a} とすれば、第 1 の増幅器 7a から出力される信号の電圧 e_{11} は、

$$e_{11} = A_{1a} \cdot e_{1a} \quad (24)$$

れる信号の電圧 e_{14} は、

$$e_{14} = k_2 (e_{14} - e_{15}) \quad (25)$$

となる。ここで前記式を式 (25) に代入して電圧 e_{15} を消去すれば、

$$e_{14} = \frac{e(e_{0a} - D_{1a})}{A_2} \quad (26)$$

となり、この式および前記式を式 (26) に代入して電圧 e_{14} 、 e_{15} を消去すれば、

$$e_{14} = \left(\frac{e \cdot k_2}{A_2} - k_2 \cdot d \right) e_{0a} - \frac{e \cdot k_2}{A_2} \cdot D_{1a} \quad (27)$$

が得られる。一方、式 (27) を電圧 e_{14} で整理すれば、

$$e_{14} = e_{12} - e_{11} \quad (28)$$

が得られる。またここで前記式を式 (28) に代入して電圧 e_{13} を消去すれば、

$$e_{12} = \frac{e_{0a} - D_{1a}}{A_{1b} \cdot A_2} \quad (29)$$

となり、この式を式 (28) に代入して整理すれば、

$$e_{14} = \frac{1}{A_{1b} \cdot A_2} e_{0a} - \frac{1}{A_{1b} \cdot A_2} D_{1a} - e_{11} \quad (30)$$

が得られ、この式と前記式とから、

$$\left(\frac{1}{A_2} (c \cdot k_2 - \frac{1}{A_{1b}}) - k_2 \cdot d \right) \cdot e_{0a} + \frac{1}{A_2} \left(\frac{1}{A_{1b}} - c \cdot k_2 \right) \cdot D_{1a} + e_{11} = 0 \quad (d)$$

が得られる。ここでこの式に $c \cdot k_2 = \frac{1}{A_{1b}}$ を代入すれば、

$$e_{0a} = \frac{1}{k_2 \cdot d} \cdot e_{11} \quad (e)$$

となり、この式と前記式とから

$$e_{0a} = \frac{A_{1a}}{k_2 \cdot d} \cdot e_{1a} \quad (f)$$

が得られる。この式からわかるように、負荷4に印加される電圧 e_{0a} は増幅器8および負荷4で発生する歪電圧 D_{1a} 、 D_{2a} を含まず、入力信号の電圧 e_{1a} のみに応じたものとなる。そしてこの場合の定電圧駆動条件は $c \cdot k_2 \cdot A_{1b} = 1$ であることから無限大の増利得を有する増幅器を必要とすることなく、負荷4を定電圧駆動することができる。

一方、定電流駆動においてはこの第3図に示す回路は第2図に示す回路と同様に動作し、負荷4に入力信号の電圧 e_{1a} に応じた電流が供給され、負荷4が定電流駆動される。

このようにこの実施例においては負荷4を定電圧駆動、定電流駆動することができることから、負荷4で発生する歪の種類（例えば電圧性の歪、電流性の歪）に応じて最適な駆動モードを選択（設定）することができ、歪の種類が如何にかかわらず歪を最小にすることができる。

以上説明したようにこの発明による増幅方式は、利得Aを有する信号路により入力信号を一旦増幅した後増幅器により再び増幅して負荷に供給する一方、この負荷と基準電位点との間に介挿された検出抵抗により前記負荷に流れる電流を検出すると共に所定の利得で増幅して前記信号路の入力側に帰還し、かつ前記信号路の出力を利得 $1/A$ で増幅して前記信号路の入力側に帰還するようにしたので、信号系の増利得を無限大にすることなく、信号系で発生する歪を完全に除去することが

でき、これにより回路設定を容易にすることができる。

4. 図面の簡単な説明

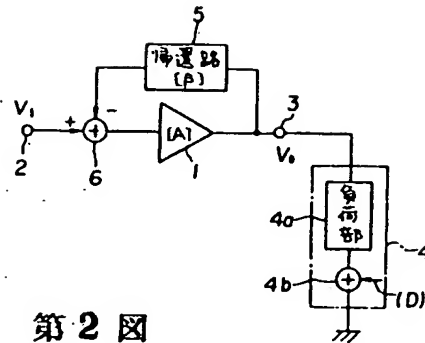
第1図は従来の増幅方式を用いた増幅回路の一構成例を示すブロック図、第2図はこの発明による増幅方式を適用した増幅回路の第1の実施例を示すブロック図、第3図はこの発明による増幅方式を適用した増幅回路の第2の実施例を示すブロック図、第4図は第3図に示す増幅回路の定電圧動作を説明するためのブロック図である。

4 --- 負荷、6、6a --- 加算器、7 --- 信号路（増幅器）、8 --- 増幅器、9 --- 検出抵抗（抵抗）、10 --- 第1の増幅路、12 --- 第2の増幅路。

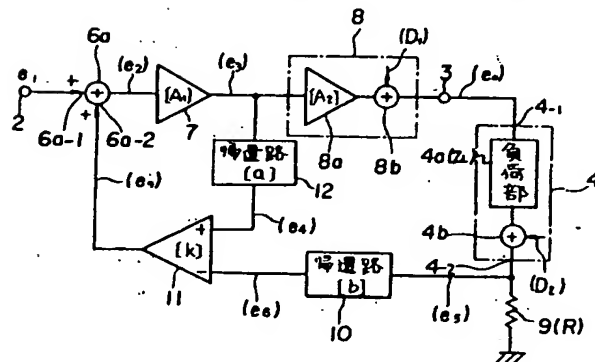
出願人 日本楽器製造株式会社

代理人 弁護士 志賀正武

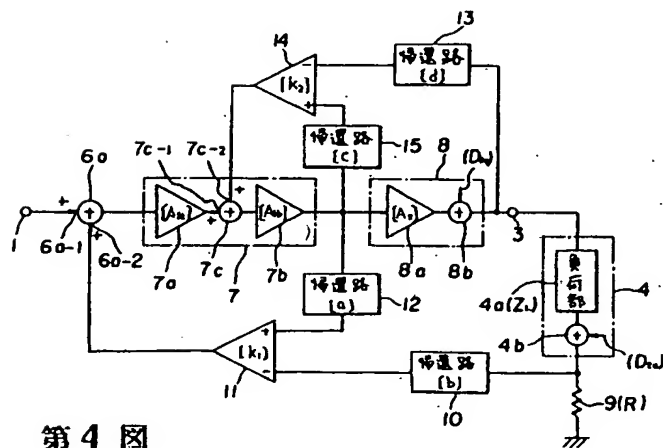
第 1 図



第 2 図



第 3 図



第 4 图

